

1	2	3	4	5	6	7	8	9	10
<p>A_BA0_SDRAM /sheet4 2 A /sheet3 15 D</p> <p>A_BA1_SDRAM /sheet4 2 A /sheet3 15 D</p> <p>A_CAMERA_DATA0 /sheet1 11 B /sheet3 2 D</p> <p>A_CAMERA_DATA1 /sheet1 8 B /sheet3 2 D</p> <p>A_CAMERA_DATA2 /sheet1 8 B /sheet3 2 C</p> <p>A_CAMERA_DATA3 /sheet1 11 B /sheet3 2 C</p> <p>A_CAMERA_DATA4 /sheet1 11 B /sheet3 2 C</p> <p>A_CAMERA_DATA5 /sheet1 8 B /sheet3 2 C</p> <p>A_CAMERA_DATA6 /sheet1 11 B /sheet3 2 C</p> <p>A_CAMERA_DATA7 /sheet1 11 B /sheet3 2 C</p> <p>A_CAMERA_DATA_CLK /sheet1 8 B /sheet3 2 C</p> <p>A_CAMERA_EXCLK /sheet1 11 B /sheet3 2 C</p> <p>A_CAMERA_HSYNC /sheet1 8 B /sheet3 2 D</p> <p>A_CAMERA_ON /sheet1 8 B /sheet3 11 A</p> <p>A_CAMERA_RESET /sheet1 11 B /sheet3 11 A</p> <p>A_CAMERA_VSYNC /sheet1 11 B /sheet3 2 D</p> <p>A_CKE_SDRAM /sheet4 2 A /sheet3 15 C</p> <p>A_CLK_MMC /sheet1 8 D /sheet3 2 E</p> <p>A_CLK_SDRAM /sheet4 2 A /sheet3 15 C</p> <p>A_CMD_MMC /sheet1 8 C /sheet3 2 C</p> <p>A_CS1_FLASH /sheet4 6 C /sheet3 5 F</p> <p>A_CS2_FLASH /sheet4 6 C</p>	<p>/sheet3 5 F</p> <p>A_DAT0_MMC /sheet1 8 C /sheet3 2 E</p> <p>A_DAT1_SD /sheet1 8 D /sheet3 2 E</p> <p>A_DAT2_SD /sheet1 8 D /sheet3 2 E</p> <p>A_DAT3_SD /sheet1 8 D /sheet3 2 E</p> <p>A_FLASH_A(1) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(10) /sheet4 6 C /sheet3 7 G</p> <p>A_FLASH_A(11) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(12) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(13) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(14) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(15) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(16) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(17) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(18) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(19) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(20) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(21) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(22) /sheet4 6 D /sheet3 7 G</p> <p>A_FLASH_A(23) /sheet4 6 D /sheet3 7 G</p>	<p>A_FLASH_A(24) /sheet4 9 B /sheet3 6 F</p> <p>A_FLASH_A(3) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(4) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(5) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(6) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(7) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(8) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_A(9) /sheet4 6 C /sheet3 8 G</p> <p>A_FLASH_ADV /sheet4 9 B /sheet3 6 F</p> <p>A_FLASH_CLK /sheet4 9 B /sheet3 5 F</p> <p>A_FLASH_D(0) /sheet4 9 C /sheet3 5 G</p> <p>A_FLASH_D(0:15) /sheet4 9 C /sheet3 5 G</p> <p>A_FLASH_D(1) /sheet4 9 C /sheet3 5 G</p> <p>A_FLASH_D(10) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(11) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(12) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(13) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(14) /sheet4 9 D /sheet3 3 G</p> <p>A_FLASH_D(15) /sheet4 9 D /sheet3 3 G</p> <p>A_FLASH_D(2) /sheet4 9 C /sheet3 5 G</p> <p>A_FLASH_D(3) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(4) /sheet4 9 D</p>	<p>/sheet3 4 G</p> <p>A_FLASH_D(5) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(6) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(7) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(8) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_D(9) /sheet4 9 D /sheet3 4 G</p> <p>A_FLASH_WAIT /sheet4 9 B /sheet3 8 F</p> <p>A_FLASH_WP /sheet4 9 B /sheet3 3 F</p> <p>A_FM_STANDBY /sheet1 11 C /sheet3 11 A</p> <p>A_I2C_CLK /sheet1 8 B /sheet3 2 E</p> <p>A_I2C_DATA /sheet1 8 B /sheet3 2 E</p> <p>A_I2C_INT /sheet3 11 F /sheet3 3 D</p> <p>A_I2S_CLK /sheet1 8 C /sheet3 7 A</p> <p>A_I2S_DATA /sheet1 8 C /sheet3 7 A</p> <p>A_I2S_LRCH /sheet1 8 C /sheet3 7 A</p> <p>A_IPC_RTS /sheet1 8 C /sheet3 3 D</p> <p>A_IPC_TX /sheet1 8 C /sheet3 3 D</p> <p>A_IRDA_OFF /sheet1 11 C /sheet3 1 B</p> <p>A_KB0 /sheet1 8 B /sheet3 1 E</p> <p>A_KB1 /sheet1 8 A /sheet3 1 E</p>	<p>A_KB10 /sheet1 11 A /sheet1 5 E /sheet3 5 A</p> <p>A_KB2 /sheet1 8 A /sheet1 6 F /sheet1 6 E /sheet3 6 A</p> <p>A_KB3 /sheet1 11 B /sheet1 6 E /sheet3 6 A</p> <p>A_KB4 /sheet1 11 B /sheet1 6 E /sheet3 6 A</p> <p>A_KB5 /sheet1 8 B /sheet1 6 F /sheet1 5 E /sheet3 6 A</p> <p>A_KB6 /sheet1 6 F /sheet1 11 B /sheet1 5 E /sheet3 6 A</p> <p>A_KB7 /sheet1 11 A /sheet1 6 F /sheet1 5 E /sheet3 6 A</p> <p>A_KB8 /sheet1 8 B /sheet1 5 E /sheet3 5 A</p> <p>A_KB9 /sheet1 11 A /sheet1 5 E /sheet3 5 A</p> <p>A_LCD_AC /sheet1 1 C /sheet3 5 A</p> <p>A_LCD_HSYNC /sheet1 2 F /sheet3 5 A</p> <p>A_LCD_MCK /sheet1 1 C /sheet3 5 A</p> <p>A_LCD_MCK_0 /sheet1 2 E /sheet3 3 A</p> <p>A_LCD_PIXEL_1 /sheet1 2 E /sheet3 3 A</p> <p>A_LCD_PIXEL_10 /sheet1 2 E /sheet3 4 A</p> <p>A_LCD_PIXEL_11 /sheet1 2 F /sheet3 4 A</p> <p>A_LCD_PIXEL_12 /sheet1 2 F /sheet3 4 A</p> <p>A_LCD_PIXEL_13 /sheet1 11 C</p>	<p>/sheet1 2 F /sheet3 4 A</p> <p>A_LCD_PIXEL_14 /sheet1 2 F /sheet3 4 A</p> <p>A_LCD_PIXEL_15 /sheet1 2 E /sheet3 5 A</p> <p>A_LCD_PIXEL_2 /sheet1 2 E /sheet3 3 A</p> <p>A_LCD_PIXEL_3 /sheet1 2 E /sheet3 3 A</p> <p>A_LCD_PIXEL_4 /sheet1 2 E /sheet3 3 A</p> <p>A_LCD_PIXEL_5 /sheet1 2 E /sheet3 3 A</p> <p>A_LCD_PIXEL_6 /sheet1 2 E /sheet3 4 A</p> <p>A_LCD_PIXEL_7 /sheet1 2 E /sheet3 4 A</p> <p>A_LCD_PIXEL_8 /sheet1 2 E /sheet3 4 A</p> <p>A_LCD_PIXEL_9 /sheet1 2 E /sheet3 4 A</p> <p>A_LCD_SSC_CLK /sheet1 2 D /sheet3 2 F</p> <p>A_LCD_SSC_RD /sheet1 2 D /sheet3 1 B</p> <p>A_LCD_SSC_SD /sheet1 2 D /sheet3 1 B</p> <p>A_LCD_VSYNC /sheet1 2 F /sheet3 5 A</p> <p>A_LOWER_BYTE_SDRAM /sheet4 2 B /sheet3 14 B</p> <p>A_MMC_IN /sheet1 8 C /sheet3 10 F</p> <p>A_MR /sheet1 11 C /sheet3 8 A</p> <p>A_MT /sheet1 11 C /sheet3 8 A</p> <p>A_NEMU0 /sheet1 2 E /sheet3 2 D</p> <p>A_NEMU1 /sheet1 2 F /sheet3 2 D</p> <p>A_NTRST /sheet1 2 F /sheet3 2 D</p> <p>A_SCLK /sheet1 11 C</p>	<p>/sheet3 8 A</p> <p>A_SDRAM_A(0) /sheet4 2 B /sheet3 15 D</p> <p>A_SDRAM_A(0:11) /sheet4 2 B</p> <p>A_SDRAM_A(0:12) /sheet3 15 D</p> <p>A_SDRAM_A(1) /sheet4 2 B /sheet3 15 D</p> <p>A_SDRAM_A(10) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(11) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(12) /sheet4 2 B /sheet3 15 D</p> <p>A_SDRAM_A(2) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(3) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(4) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(5) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(6) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(7) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(8) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_A(9) /sheet4 2 C /sheet3 15 D</p> <p>A_SDRAM_D(0) /sheet4 2 B /sheet3 15 C</p> <p>A_SDRAM_D(0:15) /sheet4 4 B /sheet3 15 B</p> <p>A_SDRAM_D(1) /sheet4 4 B /sheet3 15 C</p> <p>A_SDRAM_D(10) /sheet4 4 C /sheet3 15 C</p>	<p>A_SDRAM_D(11) /sheet4 4 C /sheet3 15 B</p> <p>A_SDRAM_D(12) /sheet4 4 C /sheet3 15 B</p> <p>A_SDRAM_D(13) /sheet4 4 C /sheet3 15 B</p> <p>A_SDRAM_D(14) /sheet4 4 C /sheet3 15 B</p> <p>A_SDRAM_D(15) /sheet4 4 C /sheet3 15 B</p> <p>A_SDRAM_D(2) /sheet4 4 B /sheet3 15 C</p> <p>A_SDRAM_D(3) /sheet4 4 B /sheet3 15 C</p> <p>A_SDRAM_D(4) /sheet4 4 B /sheet3 15 C</p> <p>A_SDRAM_D(5) /sheet4 4 B /sheet3 15 C</p> <p>A_SDRAM_D(6) /sheet4 4 C /sheet3 15 C</p> <p>A_SDRAM_D(7) /sheet4 4 C /sheet3 15 C</p> <p>A_SDRAM_D(8) /sheet4 4 C /sheet3 15 C</p> <p>A_SDRAM_D(9) /sheet4 4 C /sheet3 15 C</p> <p>A_SLEEP /sheet4 3 D /sheet3 10 F /sheet2 5 E</p> <p>A_SWITCH /sheet3 7 G /sheet3 4 G /sheet3 1 C</p> <p>A_TCK /sheet3 2 D</p> <p>A_TDI /sheet3 2 D</p> <p>A_TDO /sheet3 2 D</p> <p>A_TMS /sheet3 2 D</p> <p>A_TX_IR</p>	<p>DTR_BOOTHOLD /sheet1 11 C /sheet4 3 E /sheet3 1 B</p> <p>F_VCCQ /sheet4 9 C /sheet4 8 A /sheet4 8 A /sheet4 6 B /sheet3 12 F</p> <p>GSM_WAKEUP_BT /sheet1 11 B /sheet3 1 B</p> <p>IPC_ACTIVE /sheet1 8 C /sheet4 3 E /sheet3 1 C /sheet3 10 G</p> <p>KB_ON /sheet1 6 G /sheet1 8 B</p> <p>MMI_GND /sheet2 10 D /sheet2 11 D</p> <p>M_IPC_RTS /sheet1 8 C /sheet4 3 D /sheet3 10 F</p> <p>M_IPC_TX /sheet1 8 C /sheet4 3 D /sheet3 9 F</p> <p>BATT+ /sheet1 10 D /sheet1 13 F /sheet1 10 D /sheet2 11 C</p> <p>BATTERY_ON /sheet1 11 C /sheet3 10 G</p> <p>BATT_DCDC_IN /sheet1 8 C /sheet2 3 D</p> <p>SC_RX /sheet1 11 D /sheet3 5 G</p> <p>SC_TX /sheet1 11 C /sheet3 8 G</p> <p>SOF_PWM_DISPLAY /sheet1 4 D /sheet2 11 E</p> <p>SOF_PWM_KEY /sheet1 14 G /sheet2 11 E</p> <p>SOF_VDD_BT /sheet1 8 D /sheet2 15 C</p>	<p>/sheet2 1 A</p> <p>SOF_VDD_CORE /sheet3 15 F /sheet3 15 F /sheet2 4 C /sheet2 1 B</p> <p>SOF_VDD_FLASH /sheet4 9 B /sheet2 15 B /sheet2 1 A</p> <p>SOF_VDD_IO /sheet1 3 B /sheet1 4 D /sheet1 3 B /sheet1 4 D /sheet1 7 E /sheet1 2 B /sheet3 10 G /sheet3 13 F /sheet3 14 F /sheet3 12 F /sheet3 13 F /sheet3 10 D /sheet3 11 F /sheet3 5 G /sheet3 15 E /sheet3 2 A /sheet2 15 C</p> <p>SOF_VDD_MMC /sheet1 8 D /sheet2 15 C /sheet2 1 A</p> <p>SOF_VDD_MMI /sheet1 10 D /sheet1 14 D /sheet1 4 D /sheet2 11 D</p> <p>SOF_VDD_SDRAM /sheet4 5 A /sheet2 15 C /sheet2 1 A</p> <p>SOF_VDD_USB /sheet3 14 A /sheet3 11 F /sheet3 12 D /sheet2 15 C /sheet2 1 A</p> <p>_A_LCD_RESET /sheet1 4 D /sheet3 1 B</p> <p>_A_LCD_SSC_A0 /sheet1 4 D /sheet3 1 C</p> <p>_A_LCD_SSC_CS /sheet1 2 D /sheet3 1 C</p> <p>_A_OF_FLASH /sheet4 6 B /sheet3 3 F</p> <p>_A_RAS_SDRAM /sheet4 2 A /sheet3 15 B</p> <p>_A_RESET /sheet1 11 C /sheet4 3 E /sheet3 10 A /sheet3 9 D</p> <p>_A_RX_IR /sheet1 11 C /sheet3 3 E /sheet3 10 F /sheet3 4 G</p> <p>_A_WE_FLASH /sheet4 6 B /sheet3 1 G</p> <p>_A_WE_SDRAM /sheet1 4 D /sheet4 5 A /sheet4 9 C /sheet4 9 B /sheet3 12 F /sheet2 15 C /sheet2 1 A</p> <p>_A_CAS_SDRAM /sheet4 2 A /sheet3 15 C</p>

Confidential
Copyright © Siemens AG

DATE	29.09.2002	K1 MMI B2.5	
USER	Peter Boelt	Assembly Variant	
APPR'D		TOP HIERARCHY LEVEL	
MP UC RD ED AAL		SCHEMATIC	
Siemens AG		32406	netlist1
VERS.	CHANGE NUMBER	DATE	NAME
9	8477	18.09.2003	pbn
8	7996	28.08.2003	pbn
7	6396	17.06.2003	pbn
6	6354	13.06.2003	pbn
5	6091	03.06.2003	pbn
4	5730	18.05.2003	pbn
3	5346	30.04.2003	pbn

(Created by BOM number: A5B00900110558-8477)

																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																					</
--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

Copyright © Siemens AG

Confidential

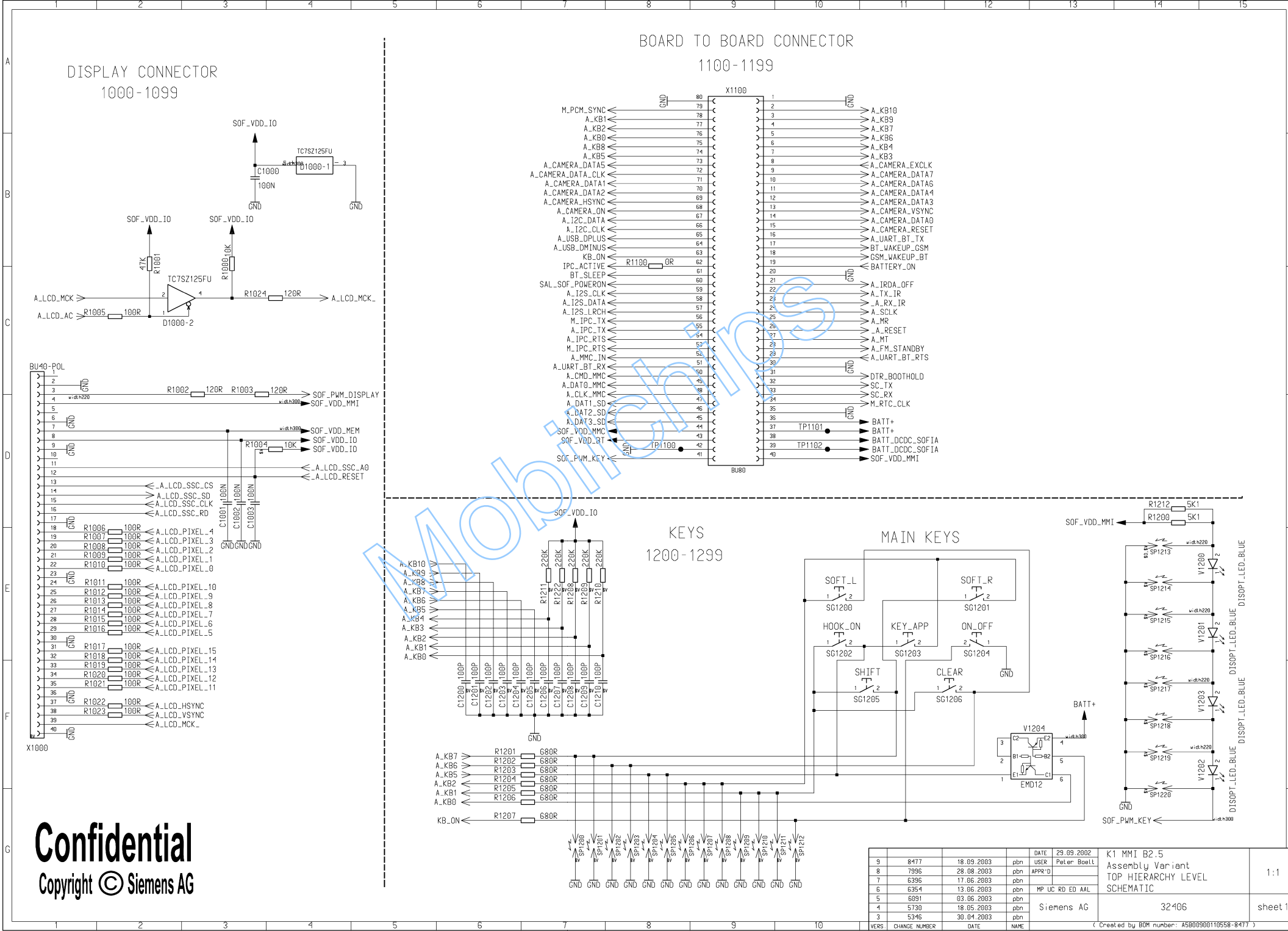
Assembly Variant

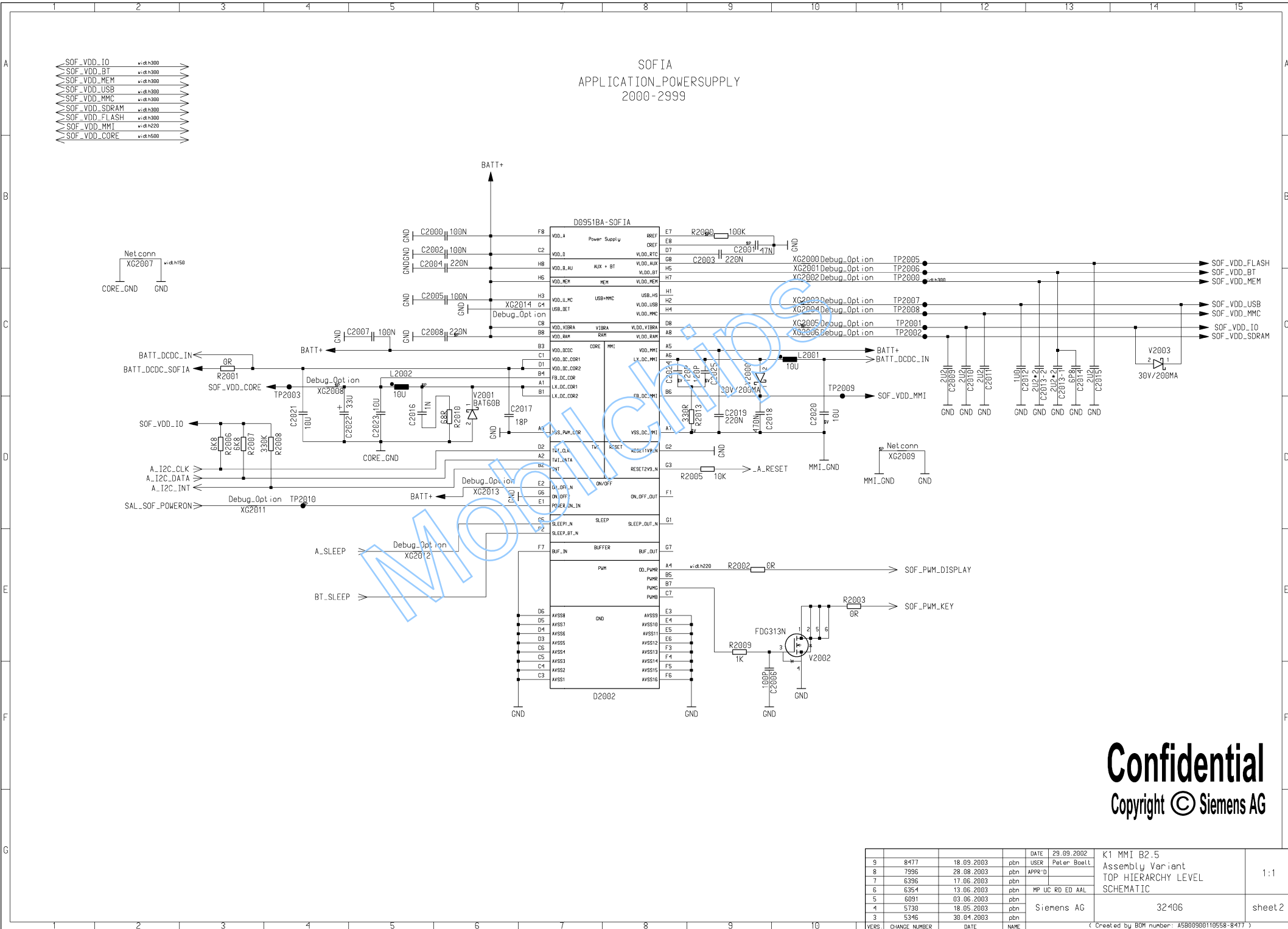
TOP HIERARCHY LEVEL

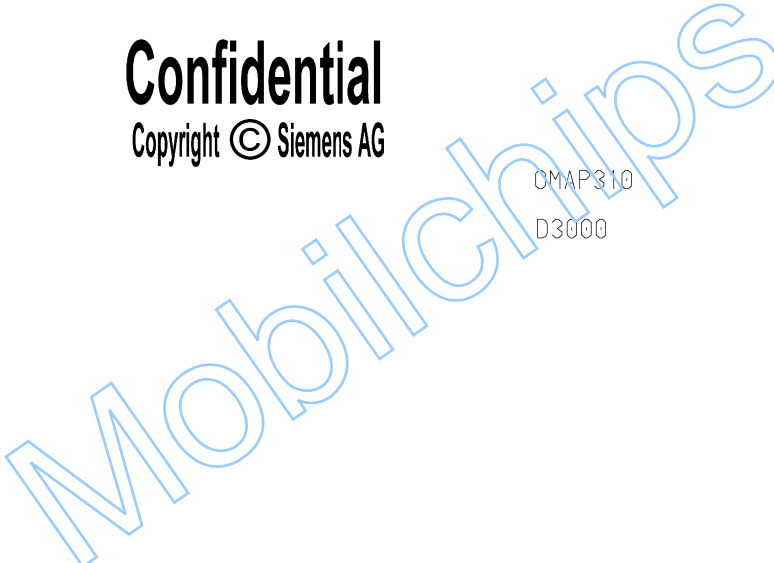
32406

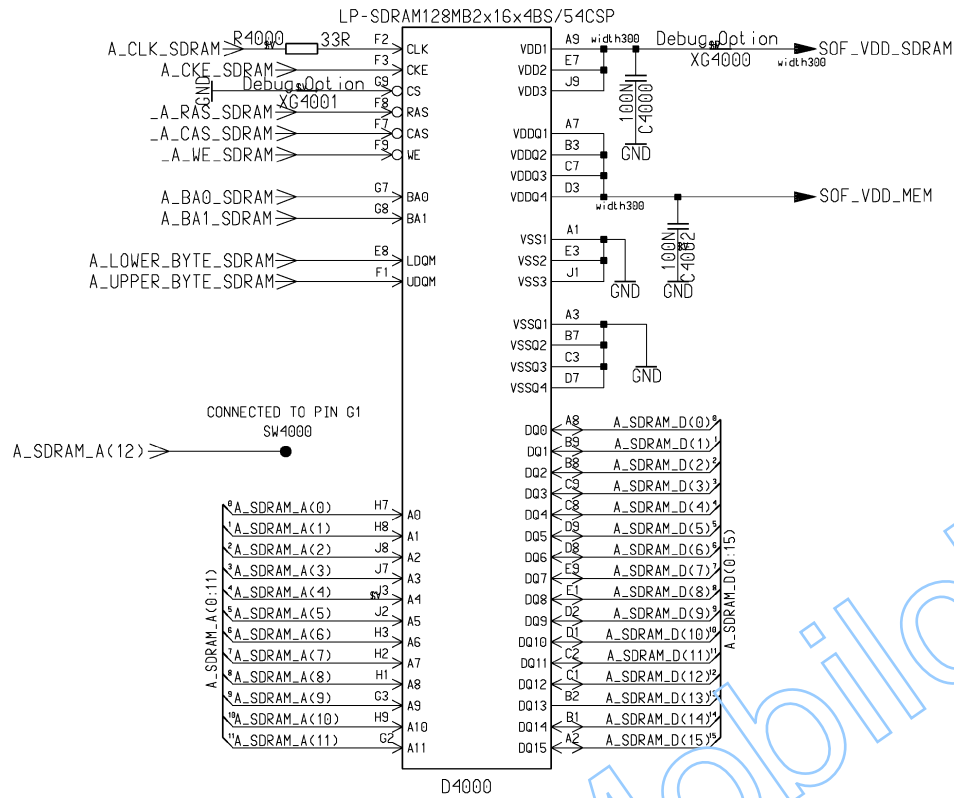
post list 1

Confidential
Copyright © Siemens AG







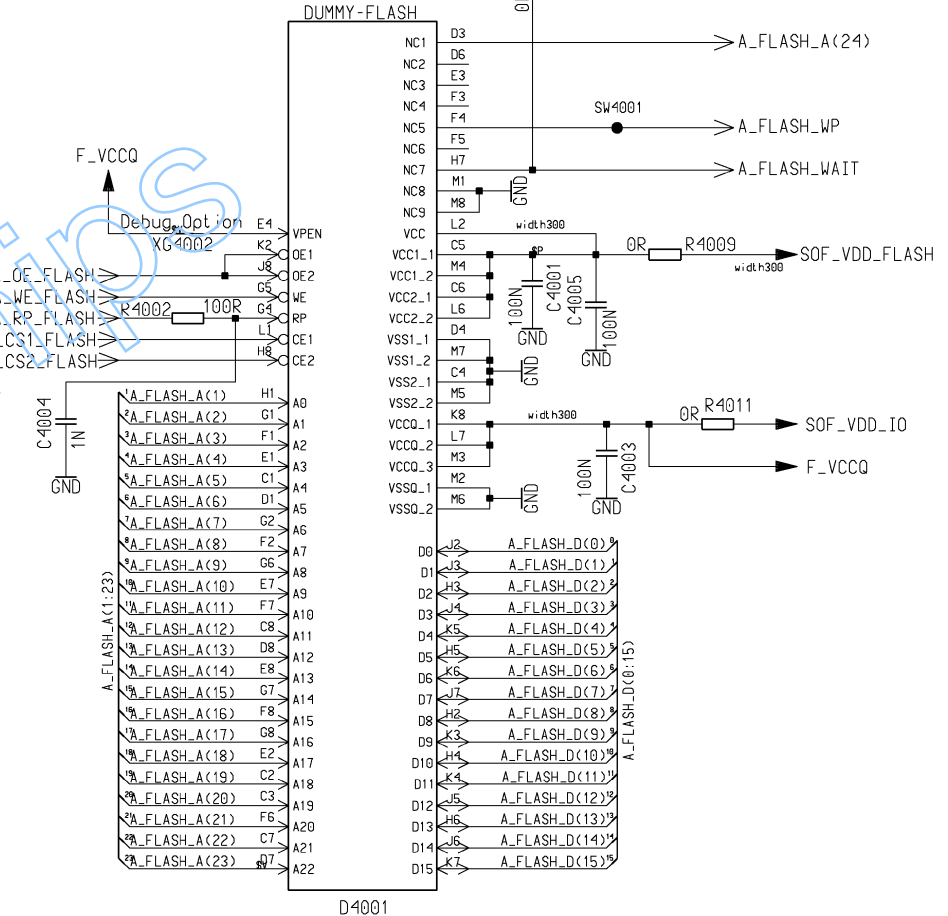


DEBUG POINTS 4100-4199

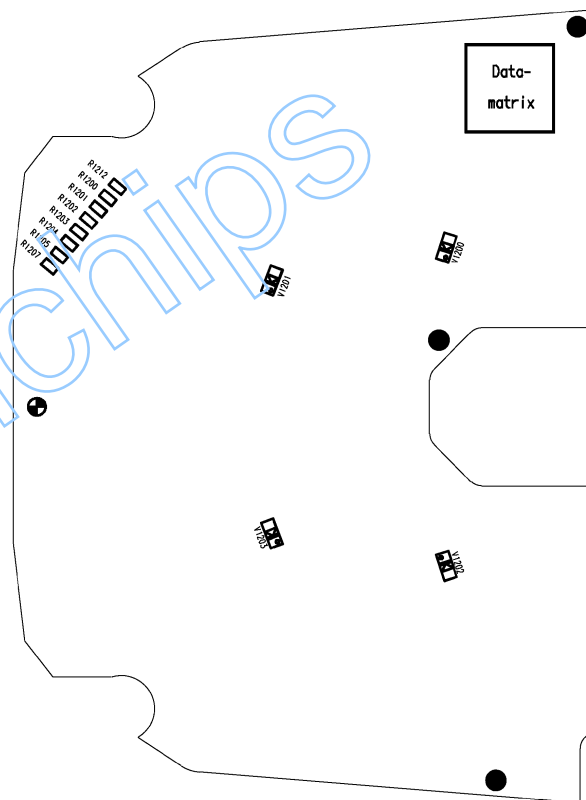
- SW4100 → A_SLEEP
- SW4101 → A_IPC_RTS
- SW4102 → M_IPC_RTS
- SW4103 → M_IPC_TX
- SW4104 → A_IPC_TX
- SW4105 → A_UART_BT_RX
- SW4106 → A_UART_BT_TX
- SW4107 → A_RX_IR
- SW4108 → A_TX_IR
- SW4109 → DTR_BOOTHOLD
- TP4100 → A_RESET
- SW4111 → IPC_ACTIVE

Confidential
Copyright © Siemens AG

VERS.	CHANGE NUMBER	DATE	NAME	DATE	USER	APPR'D	MP UC RD ED AAL	K1 MMI B2.5 Assembly Variant TOP HIERARCHY LEVEL SCHEMATIC	sheet 4
9	8477	18.09.2003	pbn	29.09.2002	Peter Boelt				
8	7996	28.08.2003	pbn						
7	6396	17.06.2003	pbn						
6	6354	13.06.2003	pbn						
5	6091	03.06.2003	pbn						
4	5730	18.05.2003	pbn						
3	5346	30.04.2003	pbn						
(Created by BOM number: A5B00900110558-8477)									



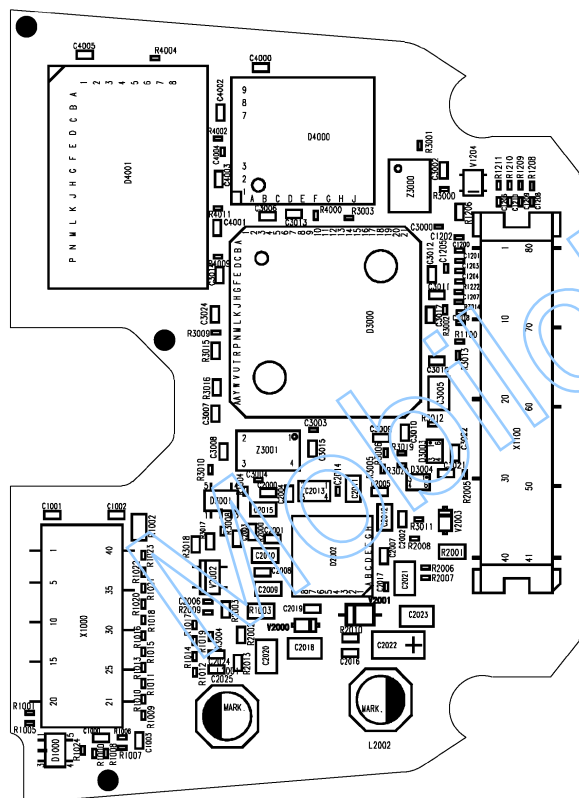
R1200	6B
R1201	6B
R1202	5B
R1203	5B
R1204	5B
R1205	5B
R1207	5B
R1212	6B
V1200	7B
V1201	6C
V1202	7C
V1203	6C



Confidential
Copyright © Siemens AG

Achtung : Höhenprofil C24___-___-___-42 (gilt nur fuer Entwicklung)
Liefervarianten siehe : V2485I-Z2000-AI-*-35

				Datum	29.09.2002	K1 MMI B2.5 Assembly Variant WIRING DIAGRAMM (SOLDER SIDE 1)	3:1
7	7996	28.08.2003	pbn	Bearb.	Peter Boelitz		
6	6354	15.06.2003	pbn	Gepr.			
5	6091	03.06.2003	pbn	Norm			
4	5730	18.05.2003	pbn	MP UC RD ED AAL			
3	5346	05.05.2003	pbn				
2	4306	06.03.2003	pbn	Siemens AG	32407		Blatt
1	3823	05.03.2003	pbn				1+
Zust.	Mitteilung	Datum	Name	(Created by BOM number: A5B00900110558-7996)			



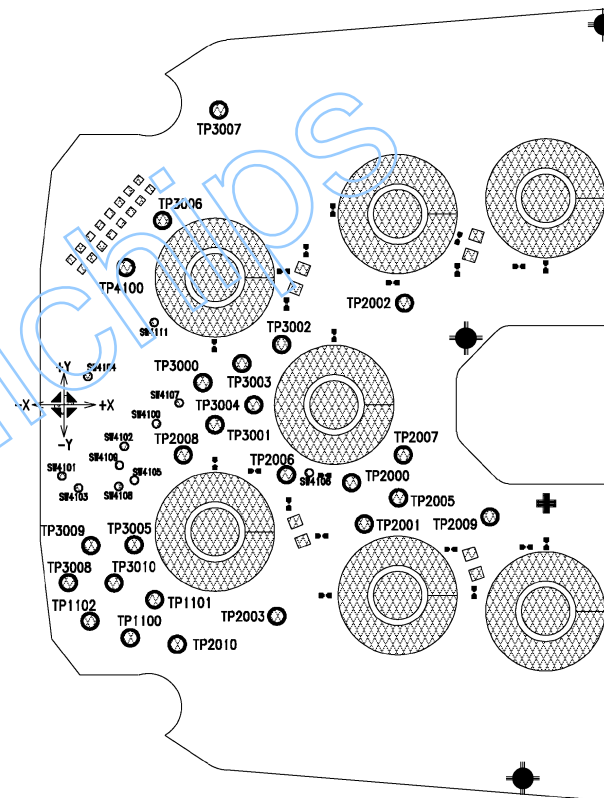
C1000	3D	C4005	3B	R3014	5C
C1001	3C	D1000	3C	R3015	4C
C1002	3C	D2002	4D	R3016	4C
C1003	3D	D3000	4B	R3017	4C
C1200	5B	D3001	4C	R3018	3C
C1201	5B	D3003	5C	R3019	4C
C1202	5B	D3004	5C	R3020	4C
C1203	5C	D4000	4B	R4000	4B
C1204	5C	D4001	3B	R4002	4B
C1205	5B	L2001	3D	R4004	3B
C1206	5B	L2002	4D	R4009	4B
C1207	5C	R1000	3D	R4011	1C
C1208	5B	R1001	3D	Y1204	5B
C1209	5B	R1002	3C	Y2000	4C
C1210	5B	R1003	4D	Y2001	4C
C2000	4C	R1004	4C	Y2002	3C
C2001	4C	R1005	3D	Y2003	5C
C2002	4C	R1006	3D	X1000	3C
C2003	4C	R1007	3D	X1100	5C
C2004	4C	R1008	3D	Z3000	4C
C2005	4C	R1009	3D	Z3001	4C
C2006	4D	R1010	3D		
C2007	4C	R1011	3D		
C2008	4D	R1012	3D		
C2009	4D	R1013	3D		
C2010	4C	R1014	3D		
C2011	4C	R1015	3D		
C2012	4C	R1016	3D		
C2013	4C	R1017	3D		
C2014	4C	R1018	3D		
C2015	4C	R1019	3D		
C2016	4D	R1020	3D		
C2017	4D	R1021	3D		
C2018	4D	R1022	3D		
C2019	4D	R1023	3C		
C2020	4D	R1024	3D		
C2021	4D	R1100	5C		
C2022	5D	R1206	5B		
C2023	4D	R1208	5B		
C2024	4D	R1209	5B		
C2025	4D	R1210	5B		
C3000	5B	R1211	5B		
C3002	5B	R1222	5C		
C3003	4C	R2000	4C		
C3004	4C	R2001	5C		
C3005	5C	R2002	4D		
C3006	4B	R2003	4D		
C3007	4C	R2005	5C		
C3008	4C	R2006	5D		
C3009	4C	R2007	5D		
C3010	4C	R2008	5C		
C3011	5C	R2009	4D		
C3012	5B	R2010	4D		
C3013	4B	R2013	4D		
C3014	4C	R3000	5B		
C3015	4C	R3001	5B		
C3016	5C	R3002	5C		
C3017	5C	R3003	4B		
C3018	5C	R3004	4D		
C3021	5C	R3005	4C		
C3022	5C	R3006	4C		
C3024	4C	R3008	4C		
C4000	4B	R3009	4C		
C4001	4B	R3010	4C		
C4002	4B	R3011	5C		
C4003	4B	R3012	5C		
C4004	4B	R3013	5C		

Confidential
Copyright © Siemens AG

Achtung : Höhenprofil C24___-___-___-42 (gilt nur fuer Entwicklung)
Liefervarianten siehe : V24851-Z2000-A1-*35

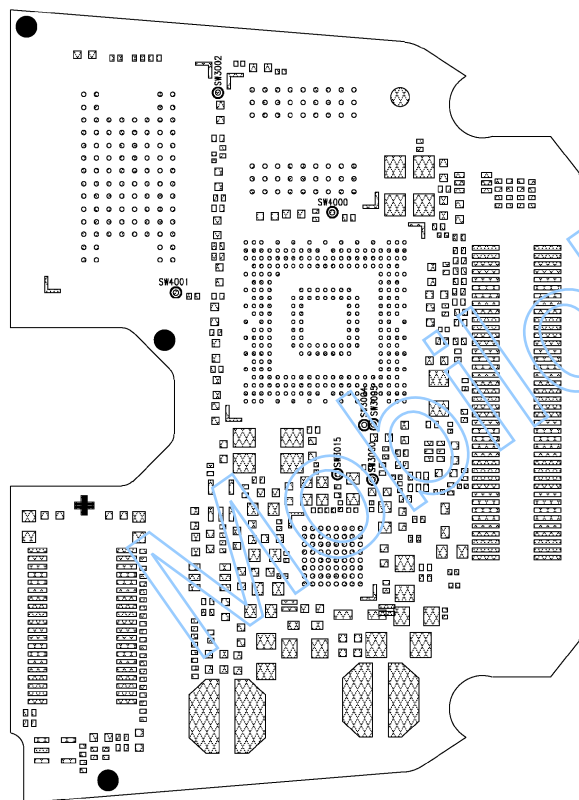
7	7996	28.08.2003	pbn	Datum	29.09.2002	K1 MMI B2.5 Assembly Variant WIRING DIAGRAMM (SOLDER SIDE 2)	3:1
6	6354	15.06.2003	pbn	Bearb.	Peter Boelitz		
5	6091	03.06.2003	pbn	Gepr.			
4	5730	18.05.2003	pbn	Norm			
3	5346	05.05.2003	pbn	MP UC RD ED AAL			
2	4306	06.03.2003	pbn	Siemens AG		32407	Blatt 2+
1	3823	05.03.2003	pbn				
Zust. Mitteilung		Datum	Name	(Created by BOM number: A5B00900110558-7996)			

TP1100	6D
TP1101	6D
TP1102	5D
TP2000	7C
TP2001	7C
TP2002	7C
TP2003	6D
TP2005	7C
TP2006	6C
TP2007	7C
TP2008	6C
TP2009	7C
TP2010	6D
TP3000	6C
TP3001	6C
TP3002	6C
TP3003	6C
TP3004	6C
TP3005	6C
TP3006	6B
TP3007	6B
TP3008	5D
TP3009	5C
TP3010	6D
TP4100	6C



Confidential
Copyright © Siemens AG

				Datum	29.09.2002	K1 MMI B2.5 Assembly Variant TESTPOINT DIAGRAM (SIDE 1)	3:1
				Bearb.	Peter Boelt		
				Gepr.			
				Norm			
4	6091	03.06.2003	pbn	MP UC RD ED AAL		Siemens AG	Blatt 1+
3	5730	18.05.2003	pbn				
2	4306	06.03.2003	pbn				
1	3823	05.03.2003	pbn				
Zust.		Mitteilung	Datum	Name	(Created by BOM number: A5B00900110558-6091)		



Confidential
Copyright © Siemens AG

				Datum	29.09.2002	K1 MMI B2.5 Assembly Variant TESTPOINT DIAGRAMM (SIDE 2)	3:1
				Bearb	Peter Boelt		
				Gepr.			
				Norm			
4	6091	03.06.2003	pbn	MP UC RD ED AAL			
3	5730	18.05.2003	pbn				Blatt
2	4306	06.03.2003	pbn	Siemens AG		32408	2-
1	3823	05.03.2003	pbn				
Zust.	Mitteilung	Datum	Name	(Created by BOM number: A5B00900110558-6091)			